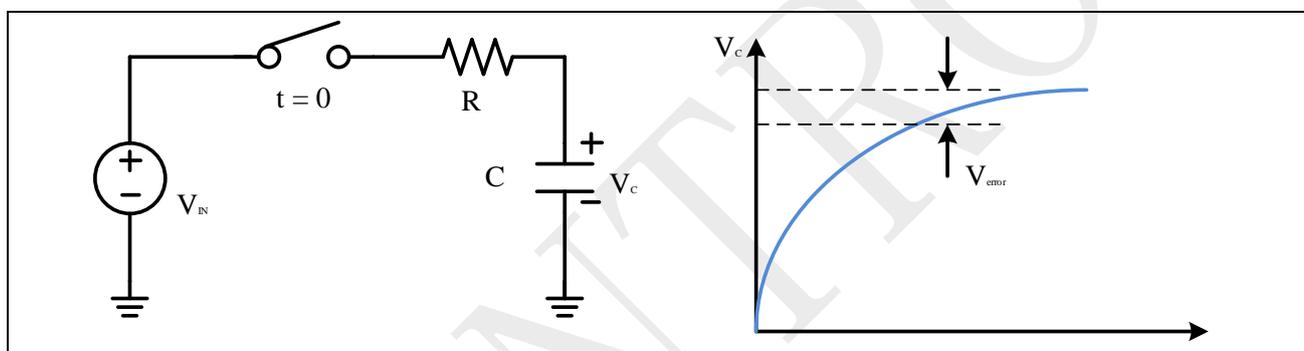


SPC1168 ADC 建立时间计算方法使用指南

概述

电容式 ADC 使用一个采样电容器，该电容器被充电到输入信号的电压，并由 SAR 逻辑用于执行数据转换。由于 ADC 的采样电容、输入阻抗和外部输入电路，将需要一个建立时间 (settling time) 使采样电容达到输入的信号电压。本使用指南描述了一种计算所需建立时间以获得良好 ADC 测量结果的方法，如下图 1 所示。

图 1: 采样电容电路及 V-t 曲线



目录

1	等效电路.....	6
2	建立时间的影响因素	7
2.1	最小建立时间	7
2.2	ADC 输入电路的建立时间.....	7
2.3	外部电路建立时间.....	8
3	ADC 建立时间示例分析	9

SPIN TROL

图片列表

图 1: 采样电容电路及 V-t 曲线.....	1
图 1-1: 预估 ADC 建立时间所用的等效电路.....	6
图 3-1: 模拟信号框图.....	9

SPIN TROL

版本历史

版本	日期	作者	状态	变更
A/0	2023-06-20	HangSu	Outdated	首次发布。
C/0	2024-04-20	Jiali Zhou	Released	修改排版格式。

SPIN
TROL

术语或缩写

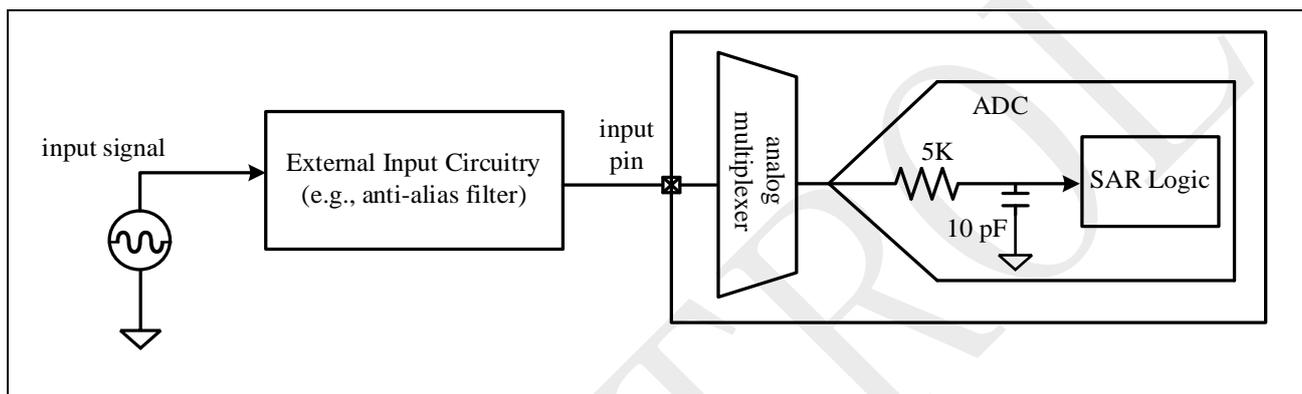
术语或缩写	描述
SAR	ADC 模型中的逐次逼近算法
Settling Time	ADC 采样电容充电至目标测量电压所需时间

SPIN
TROL

1 等效电路

为了计算建立时间，本文提供了一个等效电路，近似模拟 ADC 电路（即模拟多路复用器、传输门、寄生电容、采样电容等）的阻抗和电容。如图 1-1 显示了一个近似这些参数的集总元件等效电路。输入信号通常会通过一些由系统设计人员确定的外部输入电路进行滤波处理，最常见的情况是将抗混叠滤波器连接到器件的输入引脚上，最后由模拟多路复用器将输入引脚的输入信号路由到 ADC。

图 1-1: 预估 ADC 建立时间所用的等效电路



[1] 图示中 ADC 内部的电阻电容阻值均不具有实际意义，仅起演示作用。

2 建立时间的影响因素

对于给定的应用场景，所需的建立时间取决于 ADC 输入电路、外部电路（例如，抗混叠滤波器）和 ADC 建立时间的规格。如果不能满足适当的要求，则 ADC 可能无法达到数据手册中发布的规格，因此必须考虑 ADC 输入电路、外部电路的建立时间以及 ADC 规格所要求的最小建立时间，以计算所需的建立时间。

2.1 最小建立时间

若在实际的使用中，ADC 的输入是 PGA 的输出，那此时 ADC 的建立时间就没有如图 1-1 所示外围电路的干扰，此时的建立时间即为 ADC 的设计规格中标识的建立时间。

若在实际的使用中，ADC 的输入是如图 1-1 所示的外围设备，那此时应该考虑外围设备组件（如开关电容、传输门等）对 ADC 建立时间的影响。假设 ADC 的设计指标中标注的建立时间是 1.5us，那在此场景中，只能称 ADC 的最小建立时间为 1.5us，因为外围器件对 ADC 的建立时间也有影响，若此种场景中外部电路计算出的建立时间大于 1.5us，则 ADC 建立时间将由外部元件决定。

2.2 ADC 输入电路的建立时间

因为 ADC 的等效输入电路是一个 RC 电路，所以我们以时间常数的形式计算建立时间。首先定义建立时间为达到最小有效位（LSB）对应精度所需的时间常数，LSB 的计算公式为：

$$LSB = \frac{V_{REF}}{2^N}$$

以上 LSB 的计算公式中 N 是 ADC 的位数。

若想计算采样电容电压达到输入电压的最低有效位(LSB)精度所需的建立时间(t)，有如下计算方程可供使用：

$$V(t) = V_{in} * (1 - e^{-\frac{t}{\tau}})$$

在这个公式中， V_{in} 是器件输入引脚上的电压，时间常数 $\tau = RC$ 。将 t 表示为时间常数 τ 的数量，解出如下结果：

$$t = -\ln\left(1 - \frac{V(t)}{V_{in}}\right) * \tau$$

例如，假设满量程输入 $V_{in} = V_{REF}$ ，计算输入电压误差为 1/4 LSB 时的电压值，其计算公式为：

$$V(t) = V_{REF} - \frac{1}{4} LSB = V_{REF} - \frac{1}{4} * \frac{V_{REF}}{2^N} = V_{REF} * \left(1 - \frac{1}{2^N * 4}\right)$$

将 $V(t)$ 代入 t 的计算表达式之后，得到：

$$t = -\ln\left(1 - \frac{V(t)}{V_{in}}\right) * \tau = -\ln\left(1 - \frac{V_{REF} * \left(1 - \frac{1}{2^N * 4}\right)}{V_{in}}\right) * \tau = -\ln\left(\frac{1}{2^N * 4}\right) * \tau$$

在这个公式中，假设 ADC 的位数为 12，那么这个公式将变为：

$$t = -\ln\left(\frac{1}{4096 * 4}\right) * \tau = \ln(4096 * 4) * \tau = 9.7 * \tau$$

这个公式计算的是 12bit ADC 在能够达到 1/4 LSB 精度的情况下的建立时间，假如希望 12bit ADC 能有 1/8 LSB 精度的性能，那么建立时间的计算公式为：

$$t = -\ln\left(\frac{1}{4096 * 8}\right) * \tau = \ln(4096 * 8) * \tau = 10.4 * \tau$$

如图 1-1 所示，假设 $R=5\ \Omega$ ， $C=10\ \text{pF}$ ，可以计算 $\tau = 50\text{ns}$ ，因此 12bit ADC 在精度为 1/4 LSB 的情况下所需的建立时间为 500ns，12bit ADC 在精度为 1/8 LSB 的情况下所需的建立时间为 520ns。

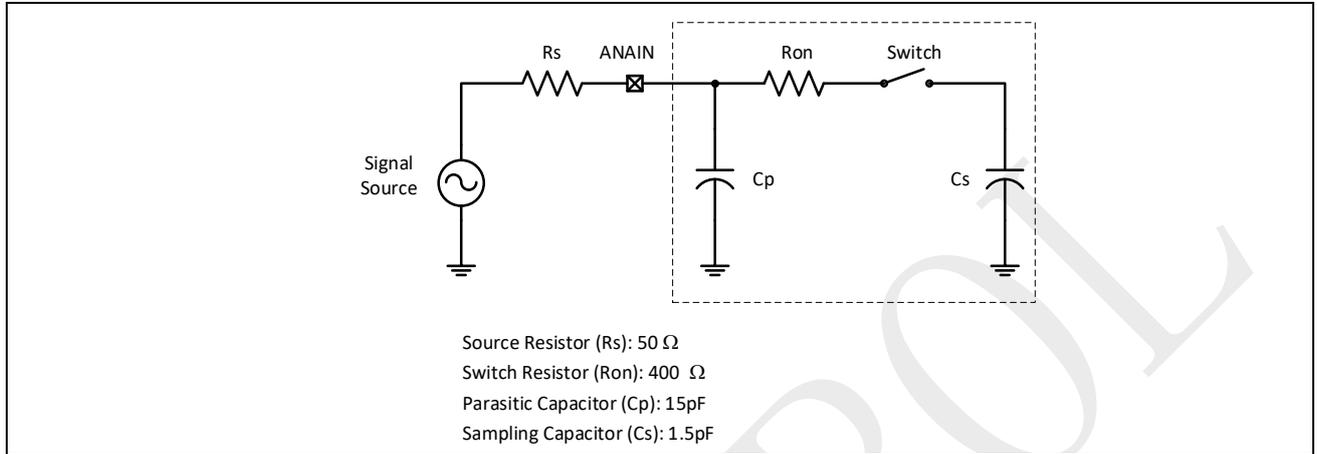
2.3 外部电路建立时间

当外部电路连接到模拟输入引脚时，会影响到 ADC 的建立时间，这种电路通常包括抗混叠滤波器，用于去除会混叠到感兴趣信号带中的高频噪声。在实际工程中，有许多不同的滤波器设计，所有这些设计都会影响输入阻抗和与之相关联的建立时间，所以必须考虑这些影响。如果输入滤波器的建立时间非常长，则该建立时间将决定整个系统的建立时间。

3 ADC 建立时间示例分析

在实际工程中，ADC 先关的整个电路可简化为如图 3-1 所示。

图 3-1: 模拟信号框图



在有了对建立时间的计算方法之后，我们可以计算出任何系统所需的建立时间，如上图所示，整个系统的建立时间影响因素有：Rs, Ron, Cp, Cs, 由于 SPC1168 的 ADC 是 13bit, 假设需要达到 1/2 LSB 的精度值，我么可以利用之前的公式推算出，此时系统建立时间应该为：

$$t = -\ln\left(\frac{1}{2^N * 2}\right) * \tau = \ln(2^{13} * 2) * \tau = \ln(2^{13} * 2) * ((Rs + Ron) * (Cp + Cs)) = 72.01ns$$

用户可以根据自己的实际情况计算对应系统的建立时间。