

SPD1179 Vds 保护功能使用指南

概述

在三相直流无刷电机驱动控制场景中，有时会出现电机三相（U/V/W）短路或同一桥臂上下桥切换时 MOSFET 出现直通现象，功率驱动电路（MOSFET）瞬间会流过大电流，导致 MOSFET 烧毁。为了防止此现象的发生，需要在故障发生时快速的关断 MOSFET。SPD1179 内部预驱模块具有检测外部场效应管（MOSFET）漏源（Vds）电压的功能，在出现硬件过流时能快速的关断功率器件（MOSFET），防止电路板的损坏。本文主要以 SPD1179 为例来详细说明 Vds 保护功能的使用。

目录

1	SPD1179 总体概述	7
2	SPD1179 Vds 保护功能	9
2.1	SPD1179 Vds 过流保护框图	9
2.2	SPD1179 Vds 阈值及滤波时间设定	10
3	SPD1179 Vds 保护示例	12
3.1	SPD1179 Vds 故障信号路径	12
3.2	SPD1179 Vds 保护相关寄存器	15
3.2.1	EPWRTZ1CTL: ePower 封锁事件 1 控制寄存器	15
3.2.2	TZSEL: 封锁事件选择寄存器	15
3.2.3	DCALTRIPSEL_DCAHTRIPSEL: 数字比较 DCAL&DCAH 事件选择寄存器	15
3.2.4	DCBLTRIPSEL_DCBHTRIPSEL: 数字比较 DCBL&DCBH 事件选择寄存器	16
3.2.5	TZDCSEL: 封锁事件选择寄存器	16
3.2.6	DCACTL_DCBCTL: 数字比较 A & B 控制寄存器	16
3.2.7	TZACTL_TZBCTL: 封锁 A & B 路输出控制寄存器	17
3.2.8	PDRVCTL0: 预驱控制寄存器 0	17
3.2.9	TZIE1: 封锁中断使能寄存器 1	17
3.3	SPD1179 Vds 保护例程	18
3.4	SPD1179 Vds 保护测试	21

图片列表

图 1-1: SPD1179 功能框图.....	7
图 1-2: SPD1179 应用框图.....	8
图 2-1: SPD1179 Vds 过流保护功能框图.....	9
图 2-2: 故障信号的屏蔽和滤波效果.....	11
图 3-1: MCU 与高压模块物理连接图.....	12
图 3-2: 数字比较子模块功能框图.....	13
图 3-3: 信号封锁子模块功能框图.....	14
图 3-4: 上桥 VDS 过压保护功能测试.....	21

表格列表

表 2-1: SPD1179 Vds 比较阈值选择	10
表 2-2: 故障信号屏蔽窗口时长设定	11
表 2-3: 故障信号滤波时长设定	11
表 3-1: EPWRTZ1CTL 寄存器位段定义	15
表 3-2: TZSEL 寄存器位段定义	15
表 3-3: DCALTRIPSEL_ DCAHTRIPSEL 寄存器位段定义	15
表 3-4: DCBLTRIPSEL_ DCBHTRIPSEL 寄存器位段定义	16
表 3-5: TZDCSEL 寄存器位段定义	16
表 3-6: DCACTL_DCBCTL 寄存器位段定义	16
表 3-7: TZACTL_TZBCTL 寄存器位段定义	17
表 3-8: PDRVCTL0 寄存器位段定义	17
表 3-9: TZIE1 寄存器位段定义	17

版本历史

版本	日期	作者	状态	变更
A/0	2024-1-23	王子俊	Released	首次发布。

术语或缩写

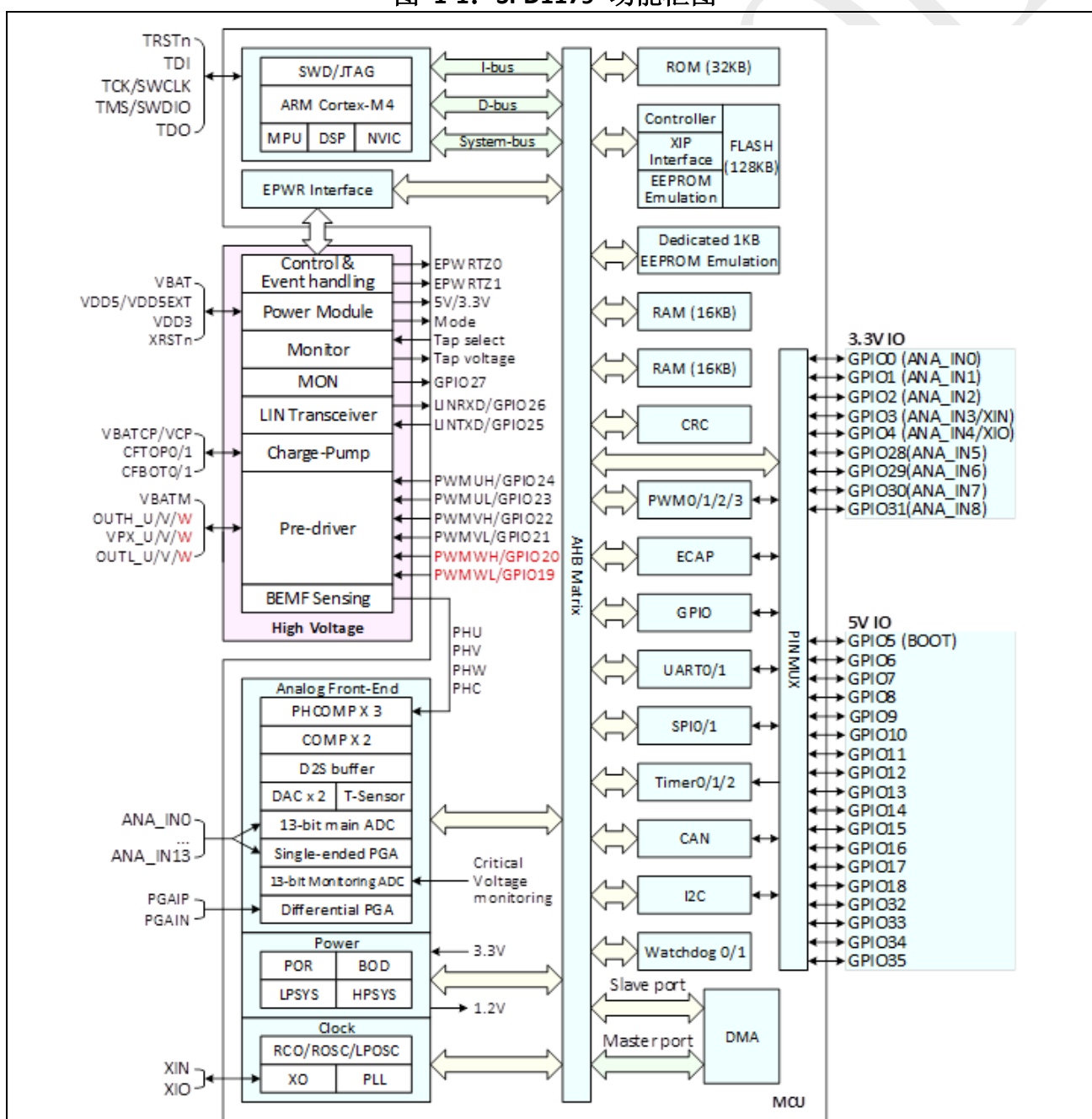
术语或缩写	描述
MOSFET	MetalOxide Semiconductor Field Effect Transistor 金属氧化物半导体场效应管

1 SPD1179 总体概述

如图 1-1 所示, SPD1179 是一颗高度集成的片上系统 (SOC) 控制器, 内置 32 位高性能 ARM-Cortex-M4F 内核, 最高 100MHz 的软件可编程时钟频率, 32KB SRAM, 128KB 嵌入式 FLASH, 基于 12KB FLASH 软件模拟的 1KB EEPROM, 丰富的增强型 I/O 和外设资源。此外还提供了 13 位 ADC, 1 路差分 and 1 路单端可编程增益运放, 4 个增强型 PWM 模块, 3 个通用 32 位定时器以及 2 个 UART (硬件支持 LIN)、2 个 SPI、1 个 I2C 和 1 个 CAN 等通信接口。

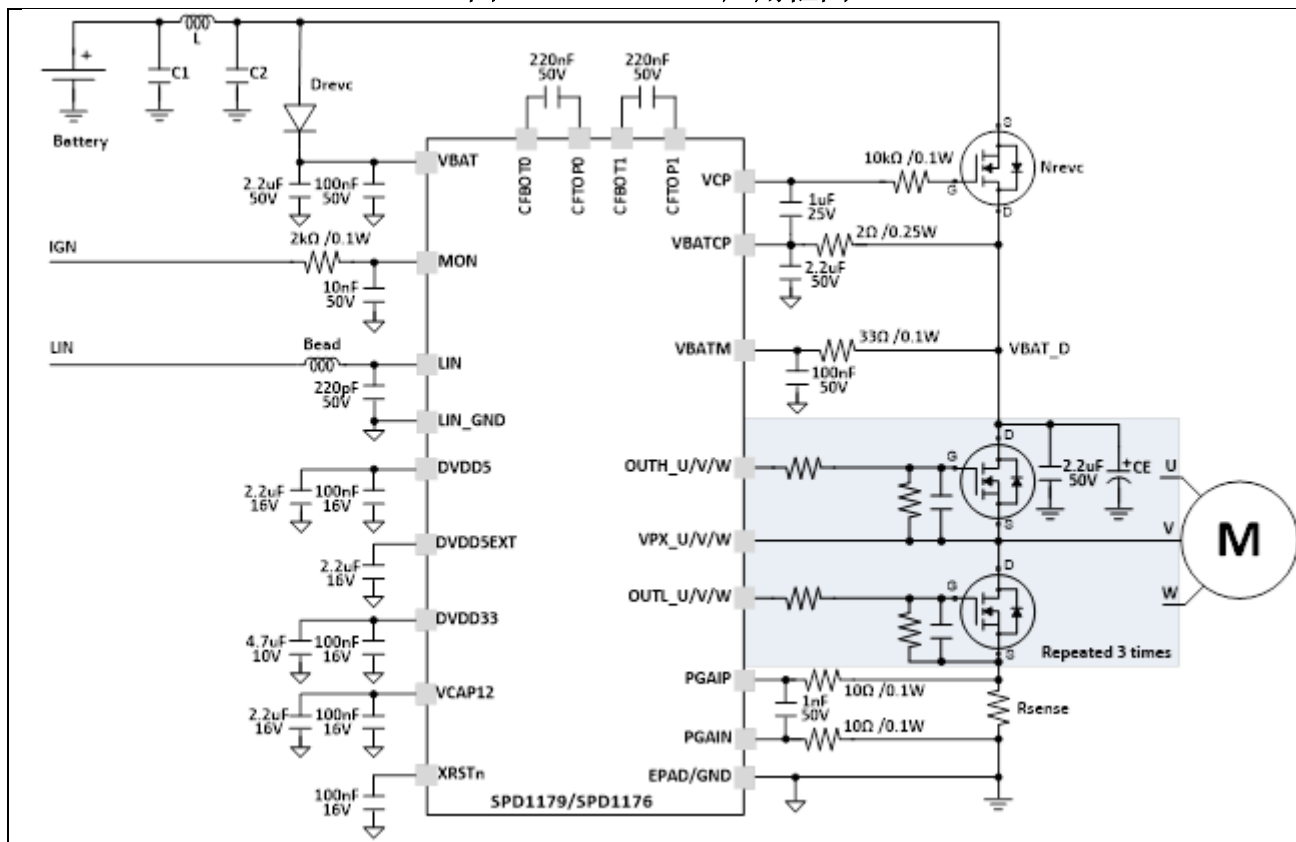
SPD1179 支持 5.5V ~ 40V 单电源供电, 集成了两个用于内部电源系统和外部传感器的 5V LDO, 也集成了用于 MCU 工作的 3.3V 和 1.2V LDO。SPD1179 支持用于逻辑控制的 5V I/O, 以及用于 ADC 输入的 3.3V I/O。工作结温支持 -40 °C ~ +150 °C。

图 1-1: SPD1179 功能框图



如图 1-2 所示, 为 SPD1179 典型应用框图:

图 1-2: SPD1179 应用框图

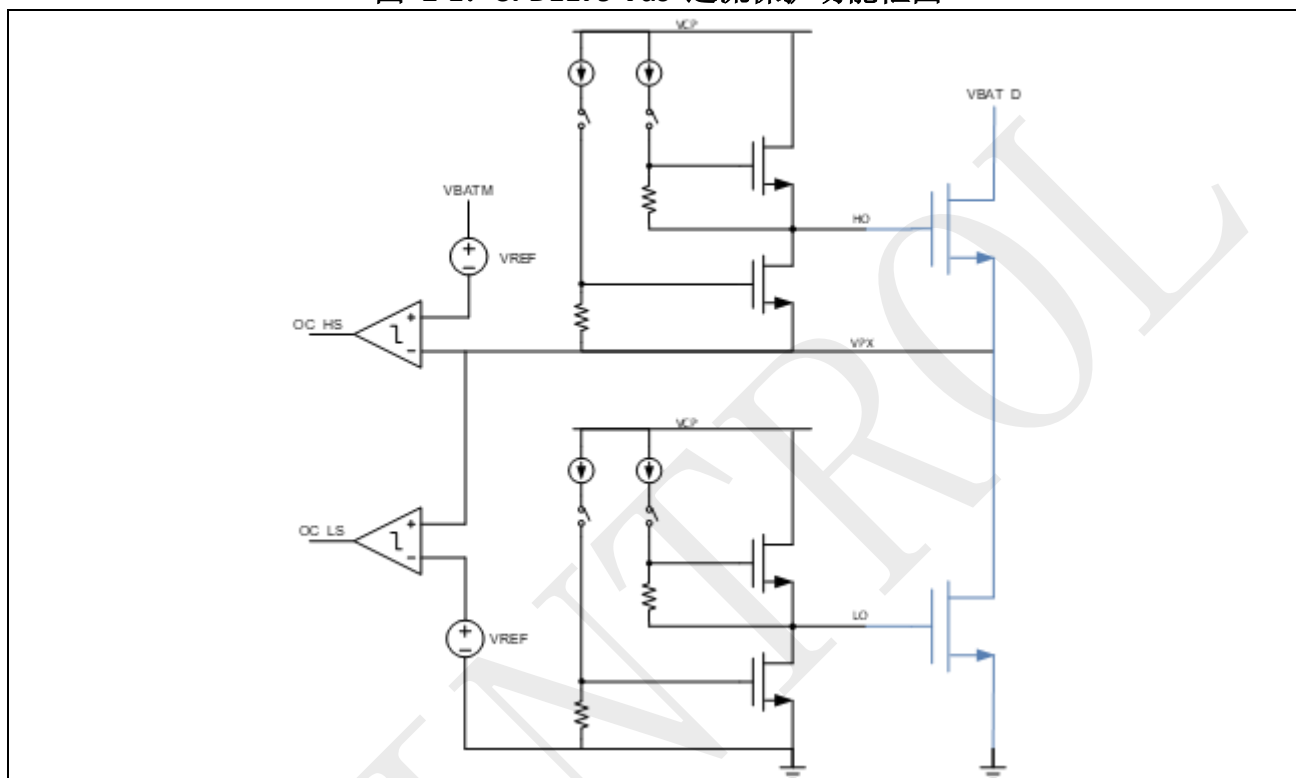


上图是 SPD1179 典型应用框图，外部只需搭配较少的元器件即可运行三相直流无刷电机，此外 SPD1179 内部还有备用时钟、看门狗中断或复位、开路短路检测和关键电压后台检测等安全功能，是汽车电子领域电机控制应用的理想平台。

2 SPD1179 Vds 保护功能

2.1 SPD1179 Vds 过流保护框图

图 2-1: SPD1179 Vds 过流保护功能框图



如图 2-1 所示，SPD1179 预驱内部集成了 6 个外部 MOSFET Vds 过压保护电路（外部功率 MOSFET 过流）。Vds 保护的核心是通过预驱内部集成的高速比较器检测三相驱动桥 MOSFET 漏极（D）和源极（S）之间的电压差，当此电压差达到软件设定值，且持续时间超过了软件设定的滤波时间（350ns - 3.15us），就会触发 Vds 保护。这样就可以防止相间短路或者上下桥直通等故障发生的时候外部 MOS 不会损坏。

从上图可知：上桥 MOS 的 D 极电压检测点是芯片 VBATM 引脚，S 极电压检测点是每相对应的 VPX 引脚。下桥 MOS 的 D 极电压检测点是芯片对应的 VPX 引脚，S 极电压检测点是芯片的 GND。

注意： 下桥 MOSFET Vds 保护功能是比较芯片 VPX Pin 和芯片 GND 之间的电压，这就会包含采样电阻上的电压和功率走线引起的寄生电压，导致下桥 MOSFET Vds 保护的误差值会较大，所以在实际应用中一般会禁用下桥 Vds 保护功能，下桥短路保护可以使用采样电阻比较器过流保护

2.2 SPD1179 Vds 阈值及滤波时间设定

SPD1179 Vds 保护可配置的过压阈值有 16 档，每个档位电压增加 0.15V，相关寄存器及 Vds 阈值设定如下表 2-1 所示：

表 2-1：SPD1179 Vds 比较阈值选择

PDRVCTL0.OCTH	Vds threshold	Unit
0	0.15	V
1	0.30	V
2	0.45	V
3	0.60	V
4	0.75	V
5	0.90	V
6	1.05	V
7	1.20	V
8	1.35	V
9	1.50	V
10	1.65	V
11	1.80	V
12	1.95	V
13	2.10	V
14	2.25	V
15	2.40	V

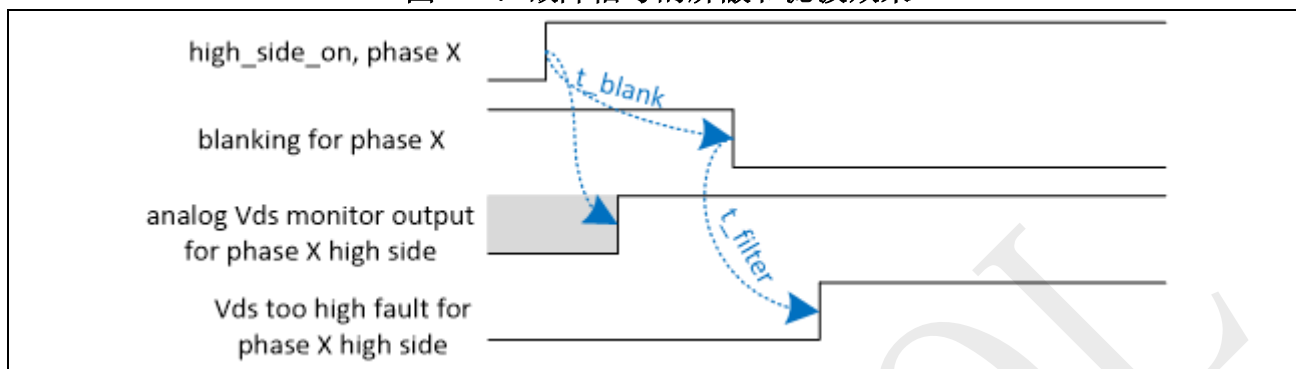
对于外部 MOSFET 的导通电阻 R_{ds-on} 和 FET 电流 I_d ，它们之间的关系可以使用欧姆定律表示为：

$$I = V_{ds} / R_{ds-on}$$

例如，外部 MOSFET 的 $R_{ds-on}=10m\Omega$ ，Vds 阈值选择 0.15V，则当流经外部 MOSFET 的电流大于 15A 时，就会触发 Vds 保护功能。

在上下桥切换或相间切换时，为了防止产生错误的 Vds 触发信号，SPD1179 Vds 保护也提供了 2 种可配置的滤波时间， t_{blank} 和 t_{filter} 滤波时间。

图 2-2：故障信号的屏蔽和滤波效果



如图 2-2 所示， t_{blank} 的含义是指在三相桥任何 MOSFET 处于开关状态的时候，这个时候会有一些开关噪声产生，容易引起 Vds 误触发，设置 t_{blank} 时间就会在 MOSFET 动作的时候对 Vds 检测进行一段时间的屏蔽。 t_{filter} 滤波时间就是当检测到 Vds 故障触发之后，持续检测到 t_{filter} 时间的 Vds 过压信号之后，就会输出真正的 Vds 故障信号。所以从相开启到故障的基本延迟时间等于 $t_{blank}+t_{filter}$ ，在实际应用中我们应注意选择适当的 t_{blank} 和 t_{filter} 值。如果时间过短，则由于板上元件的切换噪声可能会发出错误的故障。而较长的值会延迟在实际情况下的故障触发。相应的屏蔽和滤波窗口寄存器设置时间如表 2-2 和表 2-3 所示：

表 2-2：故障信号屏蔽窗口时长设定

PDRVCTL0.BLANKWIN	t_{blank}	Unit
0	350	ns
1	750	ns
2	1550	ns
3	3150	ns

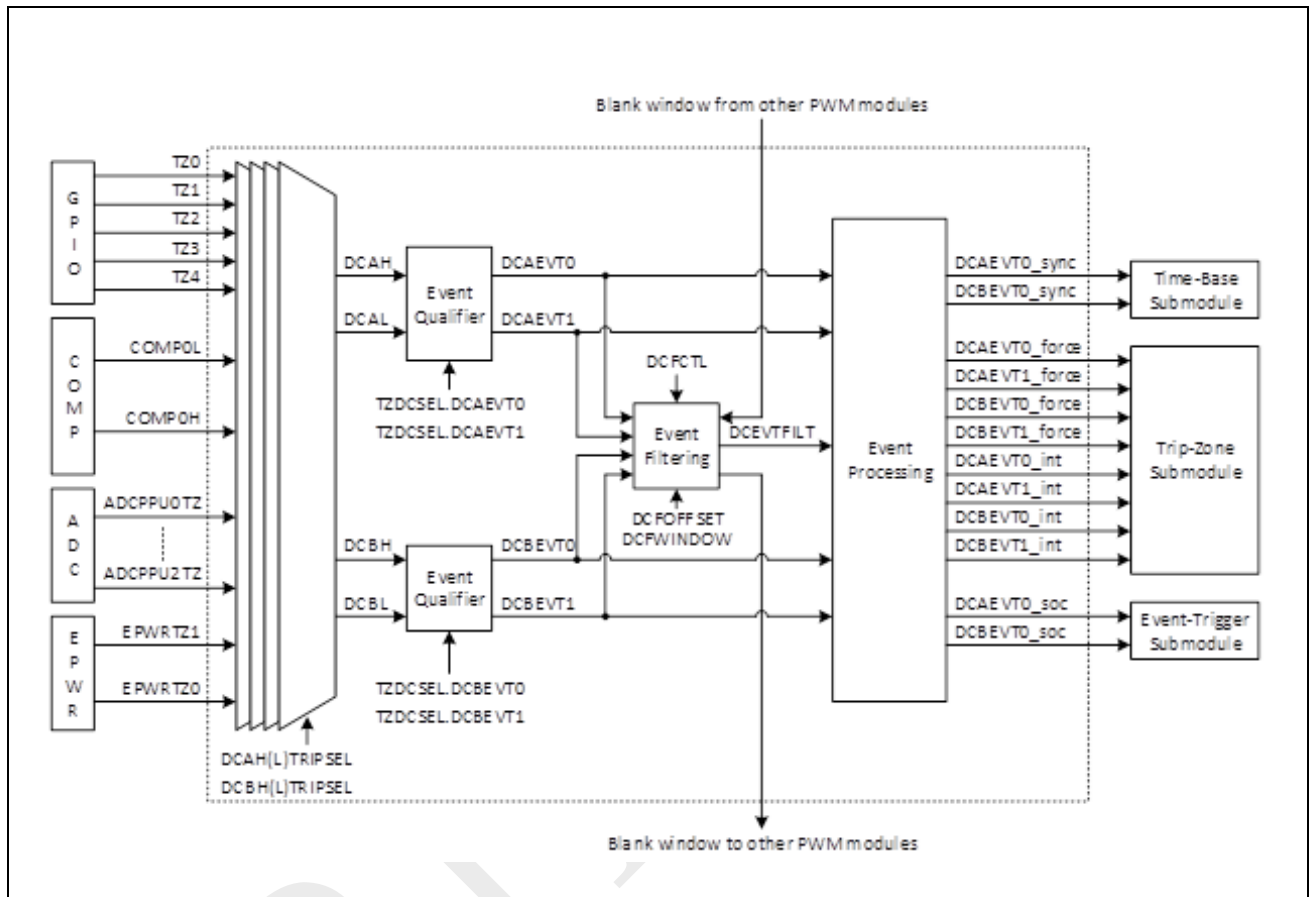
表 2-3：故障信号滤波时长设定

PDRVCTL0.FILTERWIN	t_{blank}	Unit
0	350	ns
1	750	ns
2	1550	ns
3	3150	ns

EPWRTZ1 故障信号进到低压 MCU 内部会送到 PWM 模块的数字比较 (DC) 子模块, 最后数字比较模块输出的事件送到信号封锁 (TZ) 子模块, 产生封锁事件从而关闭 PWM 的输出。

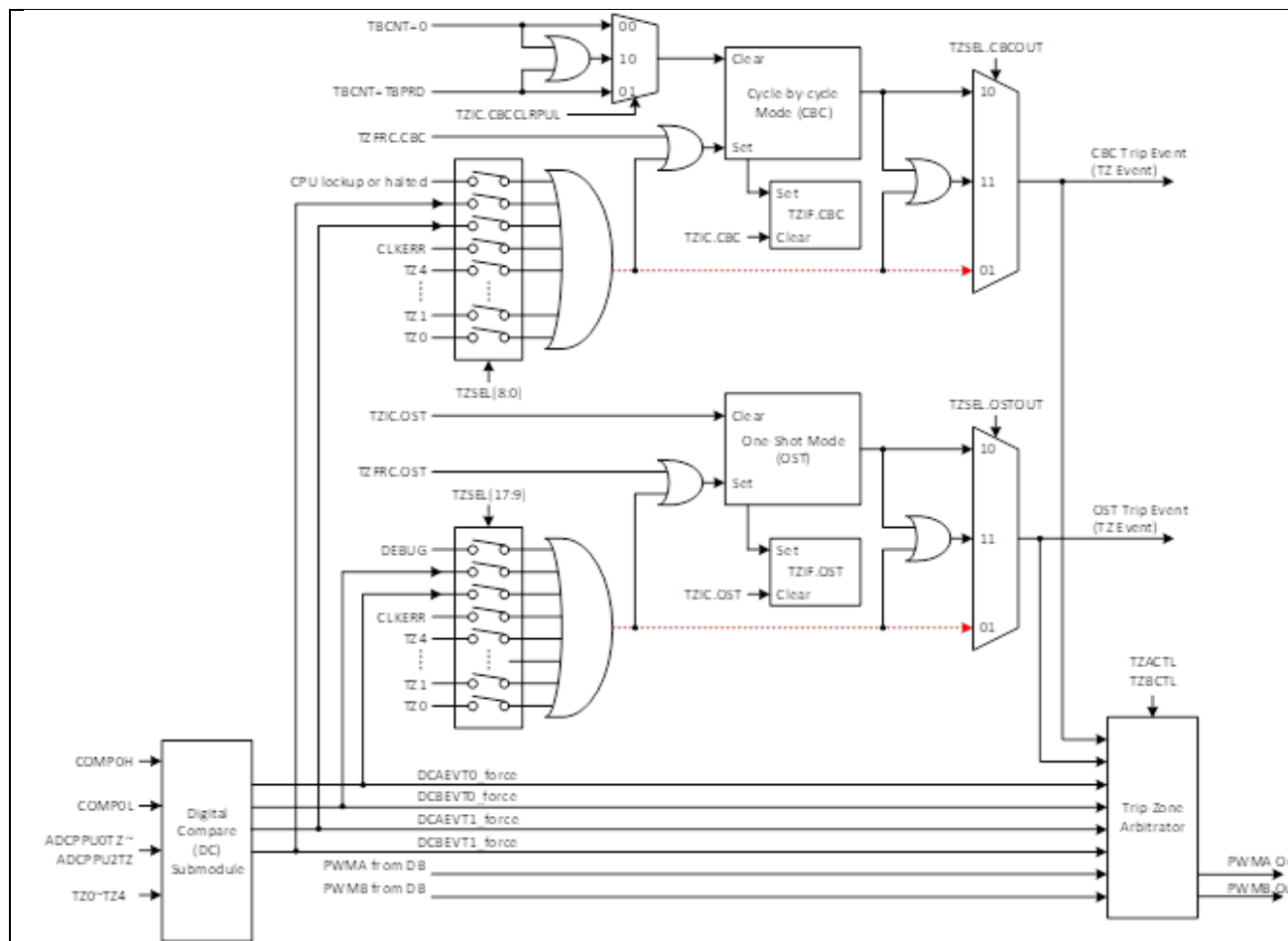
如图 3-2, 是数字比较子模块的功能框图。

图 3-2: 数字比较子模块功能框图



如图 3-3，是信号封锁子模块的功能框图。数字滤波((DC) 模块出来的故障信号到信号封锁((TZ) 模块有 2 个路径，第 1 条是 CBC Trip Event (周期性封锁事件)，第 2 条是 OST Trip Event (一次性封锁事件)。

图 3-3：信号封锁子模块功能框图



3.2 SPD1179 Vds 保护相关寄存器

3.2.1 EPWRTZ1CTL: ePower 封锁事件 1 控制寄存器

表 3-1: EPWRTZ1CTL 寄存器位段定义

EPWRTZ1CTL (ePower Module Trip-Zone Event 1 Control Register) Offset: 0x10 Default: 0x00000288 Access: EPWR->EPWRTZ1CTL															
31 FLTRST	30	29	28 FLTTH	27	26	25	24 FLTWIN								
23	22 FLTWIN	21	20	19	18	17	16 FLTDIV								
15	14	13 FLTDIV	12	11	10 SYNCCLEN	9 INPOL	8 IE								
7 POL4GPIO	6	5 SEL4GPIO	4	3 POL4PWM	2	1 SEL4PWM	0								

3.2.2 TZSEL: 封锁事件选择寄存器

表 3-2: TZSEL 寄存器位段定义

TZSEL (Trip-Zone Event Select Register) Offset: 0x8C Default: 0x00030003 Access: PWMx->TZSEL															
31 CBCWE	30	29	28 RESERVED	27	26 DBGCBC	25 DCBEVT1	24 DCAEVT1								
23 CLKERRCBC	22 TZ4CBC	21 TZ3CBC	20 TZ2CBC	19 TZ1CBC	18 TZ0CBC	17	16 CBCOUT								
15 OSTWE	14	13 RESERVED	12	11	10 DBGOST	9 DCBEVT0	8 DCAEVT0								
7 CLKERROST	6 TZ4OST	5 TZ3OST	4 TZ2OST	3 TZ1OST	2 TZ0OST	1	0 OSTOUT								

3.2.3 DCALTRIPSEL_DCAHTRIPSEL: 数字比较 DCAL&DCAH 事件选择寄存器

表 3-3: DCALTRIPSEL_DCAHTRIPSEL 寄存器位段定义

DCALTRIPSEL (Digital Compare AL Trip Select Register) Offset: 0xB4 Default: 0x00000000 Access: PWMx->DCALTRIPSEL															
31	30	29	28	27	26	25	24	RESERVED							
23	22	21	20	19	18	17 COMP0H	16 COMP0L								
15	14	13 RESERVED	12	11	10 ADCPPU2TZ	9 ADCPPU1TZ	8 ADCPPU0TZ								
7 RESERVED	6 EPWRTZ1	5 EPWRTZ0	4 TZ4	3 TZ3	2 TZ2	1 TZ1	0 TZ0								

3.2.4 DCBLTRIPSEL_DCBHTRIPSEL: 数字比较 DCBL&DCBH 事件选择寄存器

表 3-4: DCBLTRIPSEL_DCBHTRIPSEL 寄存器位段定义

DCBLTRIPSEL (Digital Compare BL Trip Select Register) Offset: 0xBC Default: 0x00000000 Access: PWMx->DCBLTRIPSEL							
31	30	29	28	27	26	25	24
RESERVED							
23	22	21	20	19	18	17	16
RESERVED						COMP0H	COMP0L
15	14	13	12	11	10	9	8
RESERVED					ADCPPU2TZ	ADCPPU1TZ	ADCPPU0TZ
7	6	5	4	3	2	1	0
RESERVED	EPWRTZ1	EPWRTZ0	TZ4	TZ3	TZ2	TZ1	TZ0

3.2.5 TZDCSEL: 封锁事件选择寄存器

表 3-5: TZDCSEL 寄存器位段定义

TZDCSEL (Trip-Zone Digital Compare Event Select Register) Offset: 0x98 Default: 0x00000000 Access: PWMx->TZDCSEL							
31	30	29	28	27	26	25	24
RESERVED							
23	22	21	20	19	18	17	16
RESERVED							
15	14	13	12	11	10	9	8
RESERVED				RAWDCBEVT1			RAWDCBEVT0
7	6	5	4	3	2	1	0
RAWDCBEVT0		RAWDCAEVT1			RAWDCAEVT0		

3.2.6 DCACTL_DCBCTL: 数字比较 A & B 控制寄存器

表 3-6: DCACTL_DCBCTL 寄存器位段定义

DCACTL (Digital Compare A Control Register) Offset: 0xC4 Default: 0x00000000 Access: PWMx->DCACTL							
31	30	29	28	27	26	25	24
RESERVED							
23	22	21	20	19	18	17	16
RESERVED							
15	14	13	12	11	10	9	8
RESERVED							
7	6	5	4	3	2	1	0
RESERVED		EVT1SRCASYNC	EVT1SRCSEL	EVT0SYNCE	EVT0SOCE	EVT0SRCASYNC	EVT0SRCSEL

3.2.7 TZACTL_TZBCTL: 封锁 A & B 路输出控制寄存器

表 3-7: TZACTL_TZBCTL 寄存器位段定义

TZACTL (Trip-Zone Output A Control Register) Offset: 0x9C Default: 0x00000000 Access: PWMx->TZACTL							
31	30	29	28	27	26	25	24
RESERVED							
23	22	21	20	19	18	17	16
RESERVED						DCAEVT1D	
15	14	13	12	11	10	9	8
DCAEVT1D	DCAEVT1U			DCAEVT0D			DCAEVT0U
7	6	5	4	3	2	1	0
DCAEVT0U		TZD			TZU		

3.2.8 PDRVCTL0: 预驱控制寄存器 0

表 3-8: PDRVCTL0 寄存器位段定义

PDRVCTL0 (Pre-Driver Control Register 0) Offset: 0x11 Default: 0x00003CFE							
15	14	13	12	11	10	9	8
RESERVED_15_14		FILTERWIN		BLANKWIN		DGCLKDIV	
7	6	5	4	3	2	1	0
OCTH				MINNOV		MAXHOLDEN	EN

3.2.9 TZIE1: 封锁中断使能寄存器 1

表 3-9: TZIE1 寄存器位段定义

TZIE1 (Trip-Zone Interrupt Enable Register 1) Offset: 0xC Default: 0x00000000							
15	14	13	12	11	10	9	8
RCOERR	LPRCOERR	VDD3OC	VDD5OC	PMUOTWAR N	VDD3UV	VDD5UV	VBATUV
7	6	5	4	3	2	1	0
VCPOV	VCPUV	PDRVOCHW	PDRVOCHV	PDRVOCHU	PDRVOCCLW	PDRVOCCLV	PDRVOCCLU

以上各寄存器位段详细说明请参考《RC-034-2312001_SPD1179_技术参考手册》。

3.3 SPD1179 Vds 保护例程

SPD1179 SDK 也提供了相应的 Vds 保护例程为: 23_3_Predriver_VDS_Monitor_Trigger_TZ, 接下来会以 SPD1179_DEMO 板为基础说明 Vds 保护的使用。

下面从软件配置方面进行说明, 首先是在 main () 函数中对时钟模块、UART 模块进行初始化配置: CPU 时钟配置成 100M, GPIO10 配置成 TXD, GPIO11 配置成 RXD, UART 波特率为 38400。

```
int main(void)
{
    CLOCK_InitWithRCO(CLOCK_CPU_100MHZ);

    Delay_Init();

    /*
     * Init the UART
     */
    PIN_SetChannel(PIN_GPIO10, PIN_GPIO10_UART0_TXD);
    PIN_SetChannel(PIN_GPIO11, PIN_GPIO11_UART0_RXD);
    UART_Init(UART0, 38400);

    printf("Enter the test\n");
}
```

高压模块初始化及使能预驱 (Pre-Driver)

```
/* HV init */
eErrorState = HV_Init(&ul6PREDRIID);
if (eErrorState == ERROR)
{
    printf("Init HV mode FAIL\n");
    return 0;
}
else
{
    printf("Init HV mode SUCCESS[ID:%d]\n", ul6PREDRIID);
}

/* HV parameter write enable */
eErrorState = EPWR_WriteRegister(HV_REG_CTLKEY, KEY_USER_REG);
if (eErrorState == ERROR)
{
    printf("Write CTLKEY register FAIL\n");
    return 0;
}

/* Power up PRE-DRIVER mode */
eErrorState = EPWR_WriteRegisterField(HV_REG_PDRVCTL0, PDRVCTL0_EN_Msk, PDRVCTL0_EN_ENABLE);
if (eErrorState == ERROR)
{
    printf("Power up PRE-DRIVER FAIL\n");
    return 0;
}
```

配置 Vds 保护阈值为 0.15V, t_{blank} 滤波时间 350ns, t_{filter} 滤波时间 350ns 及使能 6 个外部 MOSFET Vds 保护功能。

```
/* Set the over current detection threshold */
eErrorState = EPWR_WriteRegisterField(HV_REG_PDRVCTL0, PDRVCTL0_OCTH_Msk, PDRVCTL0_OCTH_0P15V_DIV_RDSON);
if (eErrorState == ERROR)
{
    printf("PDRVCTL0_WriteRegisterField FAIL\n");
    return 0;
}

/* Set the over current blanking time & filter time */
EPWR_WriteRegisterField(HV_REG_PDRVCTL0, PDRVCTL0_BLANKWIN_Msk, PDRVCTL0_BLANKWIN_350NS);

EPWR_WriteRegisterField(HV_REG_PDRVCTL0, PDRVCTL0_FILTERWIN_Msk, PDRVCTL0_FILTERWIN_350NS);

/* Enable U-phase high-side, V-phase high-side, W-phase high-side, U-phase low-side, V-phase low-side, W-phase low-side over cur
eErrorState = EPWR_WriteRegisterField(HV_REG_TSIE1,
                                     TSIE1_PDRVOCHU_Msk | TSIE1_PDRVOCHV_Msk | TSIE1_PDRVOCHW_Msk | TSIE1_PDRVOCLU_Msk | TSIE1_
                                     TSIE1_PDRVOCHU_ENABLE | TSIE1_PDRVOCHV_ENABLE | TSIE1_PDRVOCHW_ENABLE | TSIE1_PDRVOCLU_ENA
if (eErrorState == ERROR)
{
    printf("TSIE1_WriteRegisterField FAIL\n");
    return 0;
}
```

设置数字滤波模块和信号封锁模块相关寄存器: DCAHTRIPSEL、TZDCSEL、TZSEL、TZACTL 和 TZBCTL

```
void PWMx_Set_TZ_Event(PWM_REGS *PWMx)
{
    /* Affected by results monitored from all three phases */
    PWM_EnabledCAHTripEvent(PWMx, DC_TRIP_EPWRTZ1);

    /*DCAEVT0 event comes from DCAL=don't care, DCAH=high*/
    PWM_SetRawDCAEVT0(PWMx, DCH_HIGH_DCL_X);

    /* Set the DCAEVT0 as OneShot mode */
    PWM_SetOneShotTripEvent(PWMx, TRIP_EVENT_DCAEVT, TRIP_OUTPUT_LATCH);

    /* Set output to tri-state upon DCAEVT0 trip event */
    PWM_SetCHAOutputWhenTrip(PWMx, TZU_TRIP_AS_LOW |
                             TZD_TRIP_AS_LOW |
                             DCEVT0U_TRIP_AS_LOW |
                             DCEVT0D_TRIP_AS_LOW |
                             DCEVT1U_TRIP_AS_LOW |
                             DCEVT1D_TRIP_AS_LOW);

    PWM_SetCHBOutputWhenTrip(PWMx, TZU_TRIP_AS_LOW |
                             TZD_TRIP_AS_LOW |
                             DCEVT0U_TRIP_AS_LOW |
                             DCEVT0D_TRIP_AS_LOW |
                             DCEVT1U_TRIP_AS_LOW |
                             DCEVT1D_TRIP_AS_LOW);
}
```

配置 EPWRTZ1CTL 寄存器，使能 EPWRTZ1 封锁信号输入及选择封锁信号输入极性。

```
/* Enable TripEvent */
EPWR_EnableTripEvent(EPWR_TRIP_EVENT_TZ1);

/* Set the input signal of EPWRTZ1 event as high */
EPWR_SetTripEventInputActiveHigh(EPWR_TRIP_EVENT_TZ1);
```

初始化 PWM0、PWM1、PWM2 模块，输出频率 10KHz、死区时间 3us 的互补波形

```
/*
 * Init PWM0/PWM1/PWM2 and output 20kHz waveform on both channel A and channel B.
 */
PWM_InitComplementaryPairChannel(PWM_U, PWM_FREQ, PWM_DB_NS);
PWM_InitComplementaryPairChannel(PWM_V, PWM_FREQ, PWM_DB_NS);
PWM_InitComplementaryPairChannel(PWM_W, PWM_FREQ, PWM_DB_NS);

PWMx_Set_TZ_Event(PWM_U);

PWMx_Set_TZ_Event(PWM_V);

PWMx_Set_TZ_Event(PWM_W);

/* PWM0 set CMPA and loading the same value to PWM1/2 synchronously */
PWM_LinkCMPA(PWM_V, LINK_PWM_U);
PWM_LinkCMPA(PWM_W, LINK_PWM_U);

/* Set the duty as 75% */
u32PWMPeriod = PWMPeriod(PWM_FREQ);
PWM_SetCMPA(PWM_U, u32PWMPeriod / 4);

/* Start counting */
PWM_RunCounter(PWM_U);
PWM_RunCounter(PWM_V);
PWM_RunCounter(PWM_W);
```

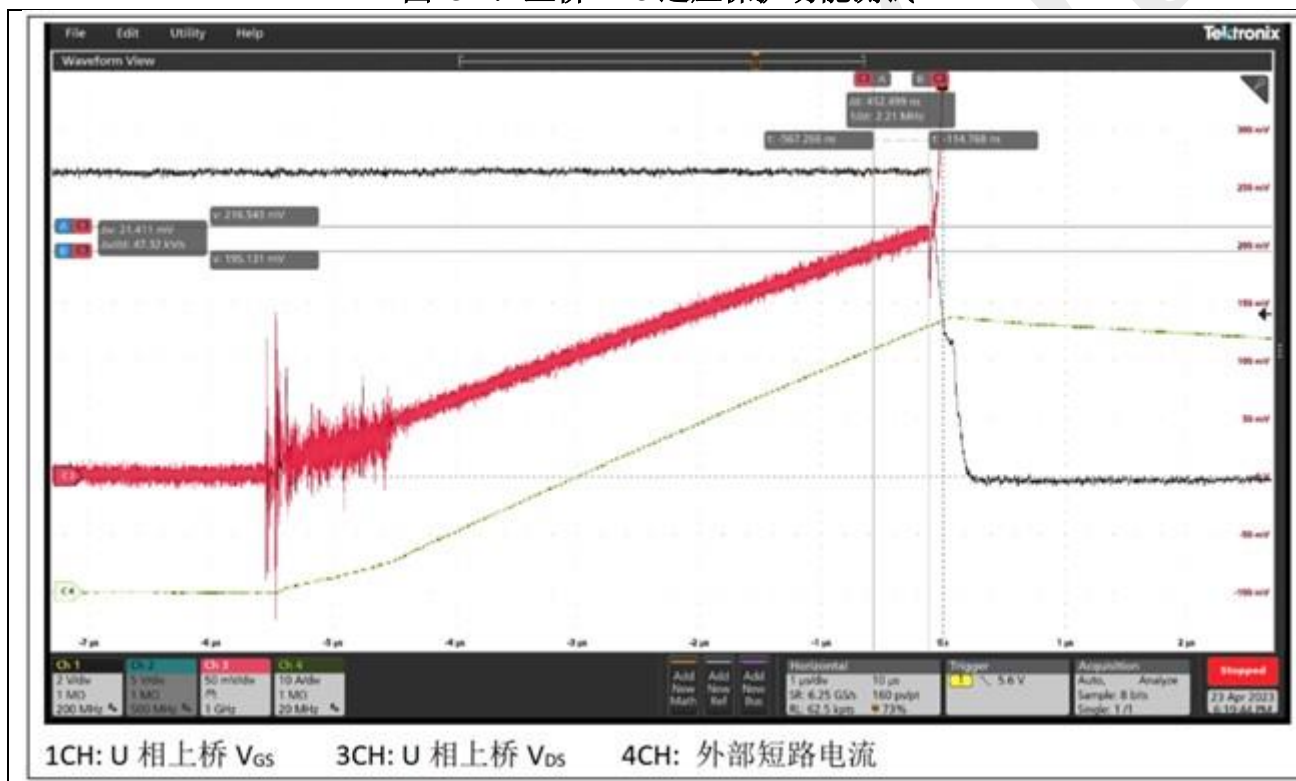
按照上面的配置，U 相、V 相、W 相会输出频率为 10KHz，死区时间为 3us 的方波，如果将其中某相短接到地，三相 PWM 会停止输出。

3.4 SPD1179 Vds 保护测试

为了方便进行 Vds 过压保护功能测试和用示波器抓取相关的波形，需要在软件中设置 U/V/W 三相上桥全开，下桥全关，在 UVW 三相中点对地增加一个短路继电器，继电器吸合之后，造成母线电容短路，短路电流流经上桥 MOSFET，当上桥 Vds 电压达到软件设置的值之后，并经过 t_{filter} 时间+内部比较器和逻辑电路的响应时间之后，产生 Vds 过压信号，触发 Trip-Zone 中断，立即切断三相输出。

本次实验 SPD1179 Demo 板上 MOSFET 型号为 IRFR7540PbF，沟道电阻典型值为 4 毫欧。Vds 过压阈值设置为 0.15V， t_{blank} 和 t_{filter} 都设置为 350ns，内部比较器和逻辑电路响应时间约 100ns。从下图 3-4 可以看出，当短路发生后短路电流线性上升，同时上桥 Vds 电压也线性上升，当 Vds 电压达到 0.15V 后，经过 350ns 的 filtering 滤波时间和 100ns 内部比较器响应时间，Vds 过压信号输出，触发 Trip-Zone 中断立即关闭上桥驱动信号。

图 3-4: 上桥 VDS 过压保护功能测试



需要注意的是 Vds monitor 比较器看到的真实上下桥 Vds 值不可避免的会包含功率回路的阻抗和寄生电感，如 PCB 走线、焊接点和 MOSFET 内部电阻和电感等，MOSFET 内部沟道电阻和不同的驱动电压和温度都强相关，这造成了实际 MOSFET 的 Vds 电压和保护点设置值或者计算值不一致，同时不同的短路电流上升斜率不仅会引起保护点的偏差，还会引起保护触发之后到最终关闭 MOSFET 的短路电流大小产生较大偏差。所以实际在应用外部 MOSFET Vds 过压保护功能的时候都会设置一个相对较大的保护阈值，作为过流保护的二级保护，第一级过流保护采用电流采样电阻上的电压和内部比较器实现的硬件过流保护。